

KR/KR 03 / 02755

OVR 17.12.2003

10/539678

Rec'd PCT/PTO 16 JUN 2005

대한민국 특허청  
KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0082048  
Application Number PATENT-2002-0082048

출원년월일 : 2002년 12월 21일  
Date of Application DEC 21, 2002

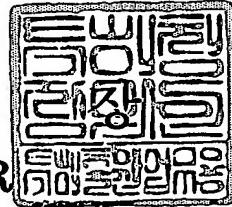
출원인 : 삼성전자 주식회사  
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.

2003 년 01 월 14 일



특허청

COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2002.12.21
【발명의 명칭】	액정표시장치
【발명의 영문명칭】	Liquid Crystal Display
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박영우
【대리인코드】	9-1998-000230-2
【포괄위임등록번호】	1999-030203-7
【발명자】	
【성명의 국문표기】	박원상
【성명의 영문표기】	PARK,Won Sang
【주민등록번호】	691023-1110618
【우편번호】	449-914
【주소】	경기도 용인시 구성면 상하리 수원동마을 쌍용아파트 302 동 2001호
【국적】	KR
【발명자】	
【성명의 국문표기】	사공동식
【성명의 영문표기】	SAKONG,Dong Sik
【주민등록번호】	570218-1452413
【우편번호】	463-050
【주소】	경기도 성남시 분당구 서현동 시범 삼성아파트 133동 1101 호
【국적】	KR
【발명자】	
【성명의 국문표기】	양영철
【성명의 영문표기】	YANG,Young Choi
【주민등록번호】	690526-1530517

1020020082048

출력 일자: 2003/1/15

【우편번호】 435-050  
【주소】 경기도 군포시 금정동 주공아파트 2단지 220-1201  
【국적】 KR  
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대  
리인 박영  
우 (인)  
【수수료】  
【기본출원료】 20 면 29,000 원  
【가산출원료】 6 면 6,000 원  
【우선권주장료】 0 건 0 원  
【심사청구료】 0 항 0 원  
【합계】 35,000 원  
【첨부서류】 1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

광 효율을 향상시키면서 생산성을 증대시킬 수 있는 액정표시장치가 개시된다. 제1 스위칭 소자는 데이터 라인과 게이트 라인에 각각 연결되고, 제2 스위칭 소자는 게이트 라인과 제1 스위칭 소자에 각각 연결된다. 또한, 투명 전극은 상기 제1 및 제2 스위칭 소자 중 어느 하나에 결합되고, 반사 전극은 상기 제1 및 제2 스위칭 소자 중 나머지 하나에 결합된다. 이로써, 반사 전극에는 투명 전극에 인가되는 전압보다 낮은 전압이 인가됨으로써 액정표시장치의 광 효율을 향상시킬 수 있다.

**【대표도】**

도 1

**【명세서】****【발명의 명칭】**

액정표시장치{LIQUID CRYSTAL DISPLAY}

**【도면의 간단한 설명】**

도 1은 본 발명의 일 실시예에 따른 액정표시장치를 나타낸 평면도이다.

도 2는 도 1에 도시된 액정표시장치의 단면도이다.

도 3은 도 1에 도시된 액정표시장치의 단위 화소를 구체적으로 나타낸 평면도이다.

도 4는 도 3에 도시된 단위 화소의 등가 회로도이다.

도 5는 투과 전극 및 반사 전극에 인가되는 전압에 따른 투과율 및 반사율의 변화를 나타낸 그래프이다.

도 6은 본 발명의 다른 실시예에 따른 액정표시장치의 단면도이다.

도 7은 도 6에 도시된 액정표시장치의 단위 화소를 구체적으로 나타낸 평면도이다.

도 8은 도 7에 도시된 단위 화소의 등가 회로도이다.

**<도면의 주요 부분에 대한 부호의 설명>**

100 : TFT 기판

120 : 제1 TFT

130 : 제2 TFT

150 : 투명 전극

160 : 반사 전극

200 : 컬러필터기판

230 : 공통 전극

300 : 액정층

C1c1 : 제1 액정 커패시터

Cs : 보조 커패시터

C1c2 : 제2 액정 커패시터

### 【발명의 상세한 설명】

#### 【발명의 목적】

#### 【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <16> 본 발명은 액정표시장치에 관한 것으로, 더욱 상세하게는 광 효율을 향상시키면서 생산성을 증대시킬 수 있는 액정표시장치에 관한 것이다.
- <17> 액정표시장치는 외부로부터 발생된 제1 광을 제공받아 영상을 표시하는 반사형 액정표시장치와 자체적으로 생성된 제2 광을 제공받아 영상을 표시하는 투과형 액정표시장치로 구분된다. 최근에는 전력의 소모를 줄이면서 고화질의 영상을 구현하기 위해 반사형 액정표시장치와 투과형 액정표시장치의 장점을 모두 살린 반투과형 액정표시장치가 개발되고 있다.
- <18> 상기 반투과형 액정표시장치는 외부 광량이 풍부한 곳에서는 제1 광을 이용하는 반사모드에서 영상을 디스플레이하고, 외부 광량이 부족한 곳에서는 자체에 충전된 전기 에너지를 소모하여 생성된 제2 광을 이용하는 투과모드에서 영상을 디스플레이 한다.
- <19> 상기 반투과형 액정표시장치는 TFT 기판, 상기 TFT 기판과 마주보는 컬러필터기판 및 상기 TFT 기판과 컬러필터기판과의 사이에 개재된 액정층으로 이루어진 액정표시패널을 포함한다.
- <20> 상기 TFT 기판은 다수의 단위 화소가 매트릭스 형태로 형성된 기판이다. 구

체적으로, 상기 단위 화소 각각은 제1 방향으로 연장된 데이터 라인, 상기 제1 방향과 직교하는 제2 방향으로 연장된 게이트 라인 및 상기 데이터 라인과 게이트 라인에 의해 구획된 영역 내에서 상기 데이터 라인과 게이트 라인에 연결된 TFT를 포함한다. 상기 TFT에는 투명성 도전막으로 이루어진 투명 전극 및 반사율이 뛰어난 반사 전극이 각각 연결된다. 여기서, 상기 투명 전극 상에서 상기 반사 전극이 형성된 영역이 반사 영역이고, 상기 투명 전극 상에서 상기 반사 전극이 형성되지 않은 영역이 투과 영역이다.

- <21>      상기 투명 전극을 상기 TFT의 드레인 전극하고만 연결시키기 위하여 상기 TFT와 상기 투명 전극과의 사이에는 절연막이 개재된다. 상기 절연막에는 상기 드레인 전극을 노출시키는 콘택홀이 형성되고, 상기 콘택홀을 통해 상기 투명 전극과 드레인 전극이 전기적으로 연결된다.
- <22>      따라서, 상기 데이터 라인 및 게이트 라인으로 데이터 전압 및 구동 전압이 각각 인가되면, 상기 데이터 전압 및 구동 전압에 응답하여 상기 TFT가 구동된다. 따라서, 상기 데이터 전압은 상기 TFT를 통해 상기 투명 전극 및 반사 전극에 각각 인가된다.
- <23>      일반적으로, 상기 반투과형 액정표시장치는 상기 반사 모드 및 투과 모드에서의 광효율을 향상시키기 위하여 상기 반사 영역에서의 셀 잭과 상기 투과 영역에서의 셀 잭에 차이를 두어 구동한다. 즉, 상기 반사영역의 셀 잭을 상기 투과영역의 셀 잭의 절반이 되도록 한다. 이와 같은 이중 셀 잭을 갖는 상기 반투과형 액정표시장치는 상기 TFT 기판에 구비되는 상기 절연막의 두께를 제어함으로써 구현된다.
- <24>      그러나 상기 절연막의 두께를 조절하여 이중 셀 잭을 형성하는데 있어서, 공정 특성상 상기 절연막의 두께를 정밀하게 제어할 수 없음으로써 상기 셀 잭의 균일성을 확보하기가 어렵다. 따라서, 상기 반투과형 액정표시장치의 생산성이 저하된다.

### 【발명이 이루고자 하는 기술적 과제】

<25> 따라서, 본 발명의 목적은 광 효율을 향상시키면서 생산성을 증대시킬 수 있는 액정표시장치를 제공하는 것이다.

### 【발명의 구성 및 작용】

<26> 상술한 본 발명의 목적을 달성하기 위한 본 발명의 일 측면에 따른 액정표시장치는, 데이터 라인과 게이트 라인에 연결된 제1 스위칭 소자, 상기 제1 스위칭 소자에 연결된 제2 스위칭 소자, 상기 제1 및 제2 스위칭 소자 중 어느 하나에 결합된 투명 전극 및 상기 제1 및 제2 스위칭 소자 중 나머지 하나에 결합된 반사 전극으로 이루어진 제1 기판; 상기 투명 전극 및 반사 전극과 마주보는 공통 전극이 형성된 제2 기판; 및 상기 제1 기판과 상기 제2 기판과의 사이에 개재된 액정층을 포함한다.

<27> 또한, 상술한 본 발명의 목적을 달성하기 위한 본 발명의 다른 측면에 따른 액정표시장치는, 데이터 라인과 게이트 라인에 각각 연결된 스위칭 소자, 상기 스위칭 소자에 결합된 투명 전극, 상기 스위칭 소자에 결합된 반사 전극 및 상기 반사 전극과 절연막을 사이에 두고 마주보는 금속배선으로 이루어진 제1 기판; 상기 투명 전극 및 반사 전극과 마주보는 공통 전극이 형성된 제2 기판; 및 상기 제1 기판과 상기 제2 기판과의 사이에 개재된 액정층을 포함한다.

<28> 이러한 액정표시장치에 따르면, 상기 투명 전극은 상기 제1 스위칭 소자에 결합되고, 상기 반사 전극은 상기 제2 스위칭 소자에 결합되어, 상기 반사 전극에는 상기 투명 전극에 인가되는 전압보다 낮은 전압이 인가된다. 따라서, 상기 반사 전극에서의 반사율을 향상시킬 수 있다.

- <29> 이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다.
- <30> 도 1은 본 발명의 일 실시예에 따른 액정표시장치를 나타낸 평면도이고, 도 2는 도 1에 도시된 액정표시장치의 단면도이다.
- <31> 도 1 및 도 2를 참조하면, 본 발명의 일 실시예에 따른 액정표시장치는 TFT 기판(100), 상기 TFT 기판(100)과 마주보는 컬러필터기판(200) 및 상기 TFT 기판(100)과 상기 컬러필터기판(200)과의 사이에 개재된 액정층(300)으로 이루어진 액정표시패널(400)을 포함한다.
- <32> 상기 TFT 기판(100)은 제1 절연기판(110) 상에 다수의 단위 화소가 매트릭스 형태로 형성된 기판이다. 구체적으로, 상기 단위 화소 각각은 제1 방향으로 연장된 데이터 라인(DL), 상기 제1 방향과 직교하는 제2 방향으로 연장된 게이트 라인(GL)을 포함한다. 상기 TFT 기판(100)은 상기 데이터 라인(DL) 및 게이트 라인(GL)에 의해서 구획된 영역 내에서 상기 데이터 라인(DL) 및 게이트 라인(GL)에 연결된 제1 TFT(120) 및 상기 제1 TFT(120) 및 상기 게이트 라인(GL)에 연결된 제2 TFT(130)를 더 포함한다. 상기 제1 TFT(120)는 투명성 도전 물질로 이루어진 투명 전극(150)에 연결되고, 상기 제2 TFT(130)은 반사율이 뛰어난 반사 전극(160)에 연결된다.
- <33> 구체적으로, 상기 제1 TFT(120)의 제1 소오스 전극(123)은 상기 데이터 라인(DL)에 연결되고, 제1 게이트 전극(121)은 상기 게이트 라인(GL)에 연결되며, 제1 드레인 전극(125)은 상기 투명 전극(150)에 연결된다. 상기 제2 TFT(130)의 제2 소오스 전극(133)은 상기 제1 드레인 전극(125)에 연결되고, 제2 게이트 전극(131)은 상기 게이트 라인(GL)에 연결되며, 제2 드레인 전극(135)은 상기 반사 전극(160)에 연결된다.

- <34> 상기 제1 TFT(120)와 상기 투명 전극(150)과의 사이 및 상기 제2 TFT(130)와 상기 반사 전극(160)과의 사이에는 절연막(140)이 개재된다. 상기 절연막(140)은 상기 투명 전극(150)을 상기 제1 드레인 전극(125)하고만 연결시키고, 상기 반사 전극(160)을 상기 제2 드레인 전극(135)하고만 연결시킨다. 즉, 상기 절연막(140)에는 상기 제1 드레인 전극(125)을 노출시키는 제1 콘택홀(141)이 형성되고, 상기 제2 드레인 전극(135)을 노출시키는 제2 콘택홀(143)이 형성된다. 따라서, 상기 투명 전극(150)은 상기 제1 콘택홀(141)을 통해 상기 제1 드레인 전극(125)과 전기적으로 연결되고, 상기 반사 전극(160)은 상기 제2 콘택홀(143)을 통해 상기 제2 드레인 전극(135)과 전기적으로 연결된다.
- <35> 상기 투명 전극(150)과 반사 전극(160)은 상기 제2 TFT(130)을 통해 서로 전기적으로 절연된다. 여기서, 상기 투명 전극(150)이 형성된 영역은 투과 영역으로써, 외부 광량이 부족한 곳에서 자체에 충전된 전기 에너지를 소모하여 생성된 제1 광을 투과한다. 한편, 상기 반사 전극(160)이 형성된 영역은 반사 영역으로써, 외부 광량이 풍부한 곳에서 외부로부터 제공되는 제2 광을 반사한다.
- <36> 한편, 상기 컬러필터기판(200)은 제2 절연기판(210) 상에 R(Red), G(Green), B(Blue) 색화소로 이루어진 컬러 필터층(220) 및 상기 컬러 필터층(220) 상에 균일한 두께로 도포되고 투명성 도전 물질로 이루어진 공통 전극(230)이 형성된다. 상기 TFT 기판(100)과 상기 컬러필터기판(200)과의 사이에는 상기 액정층(300)이 개재된다.
- <37> 따라서, 상기 제1 TFT(120)에는 상기 투명 전극(150), 상기 액정층(300) 및 상기 공통 전극(230)에 의해서 정의되는 제1 액정 커패시터가 연결되고, 상기 제2 TFT(130)에는 상기 반사 전극(160), 상기 액정층(300) 및 상기 공통 전극(230)에 의해서 정의되는 제2 액정 커패시터가 연결된다.

- <38> 도 3은 도 1에 도시된 액정표시장치의 단위 화소를 구체적으로 나타낸 평면도이고, 도 4는 도 3에 도시된 단위 화소의 등가 회로도이다.
- <39> 도 3 및 도 4를 참조하면, 상기 단위 화소는 제1 방향으로 연장된  $m$  번째 데이터 라인( $DL_m$ ), 상기 제1 방향과 직교하는 제2 방향으로 연장된  $n$  번째 게이트 라인( $GL_n$ )을 포함한다.
- <40> 상기  $m-1$  번째 및  $m$  번째 데이터 라인( $DL_{m-1}$ ,  $DL_m$ )과  $n-1$  번째 및  $n$  번째 게이트 라인( $GL_{n-1}$ ,  $GL_n$ )에 의해서 구획된 영역에는 제1 TFT(120)가 형성된다. 구체적으로, 상기 제1 TFT(120)의 제1 소오스 전극(123)은 상기  $m$  번째 데이터 라인( $DL_m$ )에 연결되고, 제1 게이트 전극(121)은 상기  $n$  번째 게이트 라인( $GL_n$ )에 연결되며, 제1 드레인 전극(125)은 투명 전극(150)에 연결된다. 상기 투명 전극(150)은 액정층(미도시)을 사이에 두고 컬러필터기판에 형성된 공통 전극(미도시)과 마주봄으로 인해서 제1 액정 커패시터(C1c1)를 형성한다. 또한, 상기 투명 전극(150)은 절연막(미도시)을 사이에 두고 상기  $n-1$  번째 게이트 라인( $GL_{n-1}$ )과 오버랩되면서 상기 제1 액정 커패시터(C1c1)와 병렬 연결된 제1 스토리지 커패시터(Cst1)를 형성한다.
- <41> 한편, 상기  $m-1$  번째 및  $m$  번째 데이터 라인( $DL_{m-1}$ ,  $DL_m$ ) 및  $n-1$  번째 및  $n$  번째 게이트 라인( $GL_{n-1}$ ,  $GL_n$ )에 의해서 구획된 영역에는 제2 TFT(130)가 형성된다. 구체적으로, 상기 제2 TFT(130)의 제2 소오스 전극(133)은 상기 제1 드레인 전극(125)에 연결되고, 제2 게이트 전극(131)은 상기  $n$  번째 게이트 라인( $GL_n$ )에 연결되며, 제2 드레인 전극(135)은 반사 전극(160)에 연결된다. 상기 반사 전극(160)은 상기 액정층을 사이에 두고 상기 공통 전극과 마주봄으로 인해서 제2 액정 커패시터(C1c2)를 형성한다. 또한, 상기 반사 전극(160)은 상기 절연막을 사이에 두고 상기  $n-1$  번째 게이트 라인( $GL_{n-1}$ )과

오버랩되면서 상기 제2 액정 커패시터(C1c2)와 병렬 연결된 제2 스토리지 커패시터(Cst2)를 형성한다.

- <42> 도 5는 투과 전극 및 반사 전극에 인가되는 전압에 따른 투과율 및 반사율의 변화를 나타낸 그래프이다. 도 5에 제시된 그래프에서 x축은 투과율 및 반사율(%)을 나타내고, y축은 투과 전극 및 반사 전극에 각각 인가되는 전압(V)을 나타낸다. 여기서, 실선은 투과 전극에 인가되는 전압에 따른 투과율을 나타낸 그래프이고, 점선은 반사 전극에 인가되는 전압에 따른 반사율을 나타낸 그래프이다.
- <43> 도 5를 참조하면, 상기 투과 영역에서는 상기 투명 전극에 약 4.2V가 인가될 때, 액정표시장치는 최대의 투과율(약 40%)을 나타낸다. 한편, 상기 반사 영역에서는 상기 반사 전극에 약 2.6V가 인가될 때, 상기 액정표시장치는 최대의 반사율(약 38%)을 나타낸다.
- <44> 이와 같이, 최대의 투과율을 나타내는 전압이 상기 투과 및 반사 영역에서 서로 다르기 때문에 상기 투명 및 반사 전극에 서로 다른 전압을 인가하는 것이 바람직하다. 즉, 최대의 투과율을 나타내는 약 4.2V를 상기 투명 전극에 인가하고, 상기 4.2V보다 작은 2.6V를 상기 반사 전극에 인가함으로써 상기 액정표시장치의 투과율 및 반사율을 최대로 확보할 수 있다.
- <45> 다시 도 3 및 도 4를 참조하면, 상기 제1 TFT(120)은 상기 n 번째 게이트 라인(GLn)으로 인가된 구동 신호에 응답하여, 상기 m 번째 데이터 라인(DLm)으로 인가된 데이터 전압을 상기 제1 드레인 전극(125)으로 출력한다. 이때, 상기 데이터 전압은 상기 제1 TFT(120)의 내부 저항에 의해서 전압 강하된 후 상기 제1 드레인 전극(125)으로 출력된다. 상기 전압 강하된 데이터 전압은 상기 제1 드레인 전극(125)에 연결된 상기 투

명 전극(150) 및 상기 제2 TFT(130)의 제2 소오스 전극(133)에 각각 분할되어 인가된다. 즉, 상기 투명 전극(150)에는 제1 데이터 전압이 인가되고, 상기 제2 소오스 전극(133)에는 제2 데이터 전압이 인가된다.

<46> 한편, 상기 제2 TFT(130)는 상기 구동 신호에 응답하여, 상기 제2 데이터 전압을 상기 제2 드레인 전극(135)으로 출력한다. 이때, 상기 제2 데이터 전압은 상기 제2 TFT(130)의 내부 저항에 의해서 전압 강하된 후 상기 제2 드레인 전극(135)으로 출력된다. 상기 전압 강하된 제2 데이터 전압은 상기 반사 전극(160)으로 인가된다.

<47> 따라서, 상기 m 번째 데이터 라인(DLm)으로 데이터 전압이 제공되더라도, 상기 투명 전극(150) 및 상기 반사 전극(160)에 각각 서로 다른 전압을 인가할 수 있다. 또한, 상기 제2 TFT(130)의 내부 저항을 조절하여 상기 반사 전극(160)에 인가되는 최적 전압을 조절할 수 있다. 이로써, 상기 투명 전극(150)에서의 투과율 및 상기 반사 전극(160)에서의 반사율을 모두 향상시킬 수 있고, 그로 인해서, 액정표시장치의 광 효율을 향상 시킬 수 있다.

<48> 도 3에서는, 상기 제1 및 제2 스토리지 커패시터(Cst1, Cst2)는 상기 투명 전극(150) 및 반사 전극(160)이 n-1 번째 게이트 라인(GLn-1)과 오버랩되면서 형성된다. 그러나, 상기 제1 및 제2 스토리지 커패시터(Cst1, Cst2)는 상기 투명 전극(150) 및 반사 전극(160)과 오버랩되는 별도의 독립 배선(미도시)에 의해서 구현될 수 있다.

<49> 도 6은 본 발명의 다른 실시예에 따른 액정표시장치를 나타낸 평면도이다.

<50> 도 6을 참조하면, 본 발명의 다른 실시예에 따른 액정표시장치는 TFT 기판(500), 상기 TFT 기판(500)과 마주보는 컬러필터기판(200) 및 상기 TFT 기판(500)과 상기 컬러

필터기판(600)과의 사이에 개재된 액정층(300)으로 이루어진 액정표시패널(600)을 포함한다.

- <51> 상기 TFT 기판(500)은 제1 절연기판(510) 상에 다수의 단위 화소가 매트릭스 형태로 형성된 기판이다. 구체적으로, 상기 단위 화소 각각은 제1 방향으로 연장된 데이터 라인(미도시), 상기 제1 방향과 직교하는 제2 방향으로 연장된 게이트 라인(미도시) 및 상기 데이터 라인 및 게이트 라인에 의해서 구획된 영역 내에서 상기 데이터 라인 및 게이트 라인에 연결된 TFT(520)를 포함한다. 상기 TFT(520)에는 투명성 도전 물질로 이루어진 투명 전극(540) 및 반사율이 뛰어난 물질로 이루어진 반사 전극(550)이 각각 연결된다.
- <52> 구체적으로, 상기 TFT(520)의 소오스 전극(523)은 상기 데이터 라인에 연결되고, 게이트 전극(521)은 상기 게이트 라인에 연결되며, 드레인 전극(525)은 상기 투명 전극(540) 및 반사 전극(550)에 연결된다.
- <53> 이때, 상기 투명 전극(540)을 상기 드레인 전극하고만 연결시키기 위하여 상기 TFT(520)와 상기 투명 전극(540)과의 사이에는 절연막(530)이 개재된다. 상기 절연막(530)에는 상기 드레인 전극(525)을 노출시키는 콘택홀(531)이 형성되어, 상기 투명 전극(540)은 상기 콘택홀(531)을 통해 상기 드레인 전극(525)과 전기적으로 연결된다. 한편, 상기 반사 전극(550)은 상기 투명 전극(540) 상에서 상기 투명 전극(540)과 오버랩 된다. 따라서, 상기 반사 전극(550)은 상기 투명 전극(540)을 통해 상기 드레인 전극(525)과 전기적으로 연결된다.
- <54> 상기 반사 전극(550)은 상기 게이트 라인으로부터 연장되어 상기 게이트 전극(521)과 동일층에 형성된 보조 배선(527)과 상기 절연막(530)을 사이에 두고 마주본다.

- <55> 한편, 상기 컬러필터기판(200)은 제2 절연기판(210) 상에 R(Red), G(Green), B(Blue) 색화소로 이루어진 컬러 필터층(220) 및 상기 컬러 필터층(220) 상에 균일한 두께로 도포되고 투명성 도전 물질로 이루어진 공통 전극(230)이 형성된다. 상기 TFT 기판(500)과 상기 컬러필터기판(200)과의 사이에는 상기 액정층(300)이 개재된다.
- <56> 따라서, 상기 TFT(520)에는 상기 투명 전극(540), 액정층(300) 및 공통 전극(230)에 의해서 정의되는 제1 액정 커패시터 및 상기 반사 전극(550), 액정층(300) 및 공통 전극(230)에 의해서 정의되는 제2 액정 커패시터가 병렬 연결된다. 또한, 상기 제2 액정 커패시터는 상기 반사 전극(550), 절연막(530) 및 보조 배선(527)에 의해서 정의되는 보조 커패시터와 병렬 연결된다.
- <57> 도 7은 도 6에 도시된 액정표시장치의 단위 화소를 구체적으로 나타낸 평면도이고, 도 8은 도 7에 도시된 단위 화소의 등가 회로도이다.
- <58> 도 7 및 도 8을 참조하면, 상기 단위 화소는 제1 방향으로 연장된  $m$  번째 데이터 라인(DL $m$ ), 상기 제1 방향과 직교하는 제2 방향으로 연장된  $n$  번째 게이트 라인(GL $n$ )을 포함한다.
- <59> 상기  $m-1$  번째 및  $m$  번째 데이터 라인(DL $m-1$ , DL $m$ )과  $n-1$  번째 및  $n$  번째 게이트 라인(GL $n-1$ , GL $n$ )에 의해서 구획된 영역에는 TFT(520)가 형성된다. 상기 TFT(520)의 소奥斯 전극(523)은 상기  $m$  번째 데이터 라인(DL $m$ )에 연결되고, 게이트 전극(521)은 상기  $n$  번째 게이트 라인(GL $n$ )에 연결되며, 드레인 전극(525)은 투명 전극(540) 및 반사 전극(550)에 연결된다.

- <60> 상기 투명 전극(540)은 액정층(미도시)을 사이에 두고 컬러필터기판에 형성된 공통 전극(미도시)과 마주봄으로 인해서 제1 액정 커패시터(C1c1)를 형성한다. 또한, 상기 투명 전극(540)은 절연막을 사이에 두고 상기 n-1 번째 게이트 라인(GLn-1)과 오버랩되면서 상기 제1 액정 커패시터(C1c1)와 병렬 연결된 제1 스토리지 커패시터(Cst1)를 형성한다.
- <61> 상기 반사 전극(550)은 상기 액정층을 사이에 두고 상기 공통 전극과 마주봄으로써 제2 액정 커패시터(C1c2)를 형성한다. 상기 반사 전극(550)은 상기 절연막을 사이에 두고 상기 n-1 번째 게이트 라인(GLn-1)과 오버랩되면서 상기 제2 액정 커패시터(C1c2)와 병렬 연결되는 제2 스토리지 커패시터(Cst2)를 형성한다. 또한, 상기 반사 전극(550)은 상기 절연막을 사이에 두고 상기 n 번째 게이트 라인(GLn)과 오버랩되면서 상기 제2 액정 커패시터(C1c2) 및 제2 스토리지 커패시터(Cst2)와 병렬 연결된 보조 커패시터(Cs)를 형성한다.
- <62> 상기 n 번째 게이트 라인(GLn)으로 인가된 구동 신호에 응답하여 상기 TFT(520)가 구동되면, 상기 m 번째 데이터 라인(DLm)으로 인가된 데이터 전압이 상기 드레인 전극(525)으로 출력된다. 이후, 상기 데이터 전압은 상기 드레인 전극(525)에 연결된 상기 투명 전극(540) 및 반사 전극(550)으로 각각 동일하게 분할되어 인가된다. 즉, 상기 투명 전극(540)에는 제1 데이터 전압이 인가되고, 상기 반사 전극(550)에는 제2 데이터 전압이 인가된다. 이때, 상기 제2 데이터 전압은 상기 반사 전극(550)에 연결된 보조 커패시터(Cs)에 의해서 전압 강하된다. 따라서, 상기 제2 데이터 전압보다 낮은 제3 데이터 전압이 상기 반사 전극(550)에 인가된다.

<63> 이와 같이, 상기 m 번째 데이터 라인(DLm)으로 데이터 전압이 제공되더라도, 상기 반사 전극(550)에는 상기 투명 전극(540)보다 낮은 전압을 인가할 수 있다. 이로써, 상기 투명 전극(540)에서의 투과율 및 상기 반사 전극(550)에서의 반사율을 향상시킬 수 있고, 그로 인해서, 상기 액정표시장치의 광 효율을 향상시킬 수 있다.

<64> 도 6 내지 도 8에서는, 상기 보조 커패시터(Cs)는 상기 반사 전극(550)이 n 번째 게이트 라인(GLn)과 오버랩되면서 형성되는 구조를 나타내었다. 그러나, 상기 보조 커패시터(Cs)는 상기 반사 전극(550)과 오버랩되는 별도의 독립 배선(미도시)에 의해서 형성될 수도 있다.

#### 【발명의 효과】

<65> 이와 같은 액정표시장치에 따르면, 상기 투명 전극은 상기 제1 스위칭 소자에 결합되고, 상기 반사 전극은 상기 제2 스위칭 소자에 결합되어, 상기 반사 전극에는 상기 투명 전극보다 낮은 전압이 인가된다.

<66> 따라서, 상기 반사 전극에서의 반사율을 증가시킴으로써 상기 액정표시장치의 광 효율을 향상시킬 수 있다.

<67> 또한, 상기 반사 전극의 반사율을 향상시키기 위하여 추가적인 공정을 필요로 하지 않음으로써, 상기 액정표시장치의 수율을 향상시킬 수 있고, 더 나아가서 생산성을 증대 시킬 수 있다.

<68> 이상 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특히 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

**【특허청구범위】****【청구항 1】**

데이터 라인과 게이트 라인에 연결된 제1 스위칭 소자, 상기 제1 스위칭 소자에 연결된 제2 스위칭 소자, 상기 제1 및 제2 스위칭 소자 중 어느 하나에 결합된 투명 전극 및 상기 제1 및 제2 스위칭 소자 중 나머지 하나에 결합된 반사 전극으로 이루어진 제1 기판;

상기 투명 전극 및 반사 전극과 마주보는 공통 전극이 형성된 제2 기판; 및

상기 제1 기판과 상기 제2 기판과의 사이에 개재된 액정층을 포함하는 것을 특징으로 하는 액정표시장치.

**【청구항 2】**

제1항에 있어서, 상기 제1 스위칭 소자는 제1 전극이 상기 데이터 라인에 연결되고, 제2 전극이 상기 게이트 라인에 연결되며, 제3 전극이 상기 투명 전극이 연결된 제1 NMOS 트랜지스터이고,

상기 제2 스위칭 소자는 제1 전극이 상기 제3 전극에 연결되고, 제2 전극이 상기 게이트 라인에 연결되며, 제3 전극이 상기 반사 전극에 연결된 제2 NMOS 트랜지스터인 것을 특징으로 하는 액정표시장치.

**【청구항 3】**

제1항에 있어서, 상기 반사 전극에 인가되는 제1 전압은 상기 투명 전극에 인가되는 제2 전압보다 낮은 것을 특징으로 하는 액정표시장치.

**【청구항 4】**

데이터 라인과 게이트 라인에 각각 연결된 스위칭 소자, 상기 스위칭 소자에 결합된 투명 전극, 상기 스위칭 소자에 결합된 반사 전극 및 상기 반사 전극과 절연막을 사이에 두고 마주보는 금속배선으로 이루어진 제1 기판;

상기 투명 전극 및 반사 전극과 마주보는 공통 전극이 형성된 제2 기판; 및  
상기 제1 기판과 상기 제2 기판과의 사이에 개재된 액정층을 포함하는 것을 특징으로 하는 액정표시장치.

**【청구항 5】**

제4항에 있어서, 상기 금속배선은 상기 게이트 라인으로부터 상기 반사 전극측으로 연장된 것을 특징으로 하는 액정표시장치.

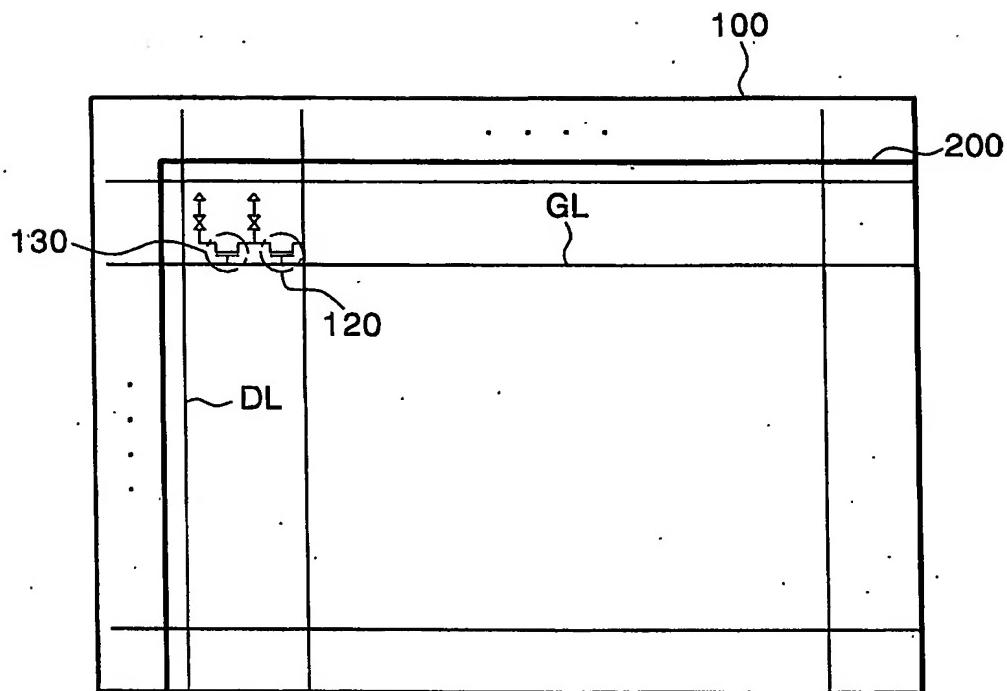
1020020082048

출력 일자: 2003/1/15

【도면】

【도 1】

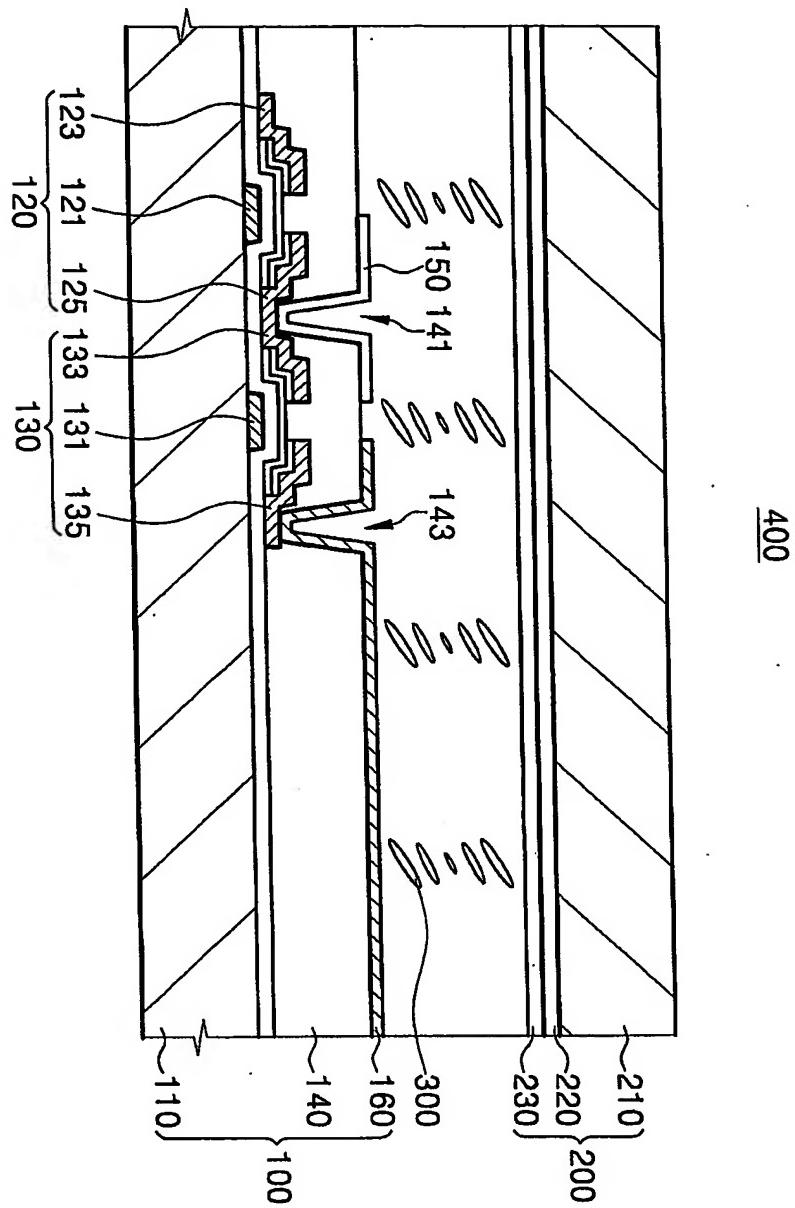
400



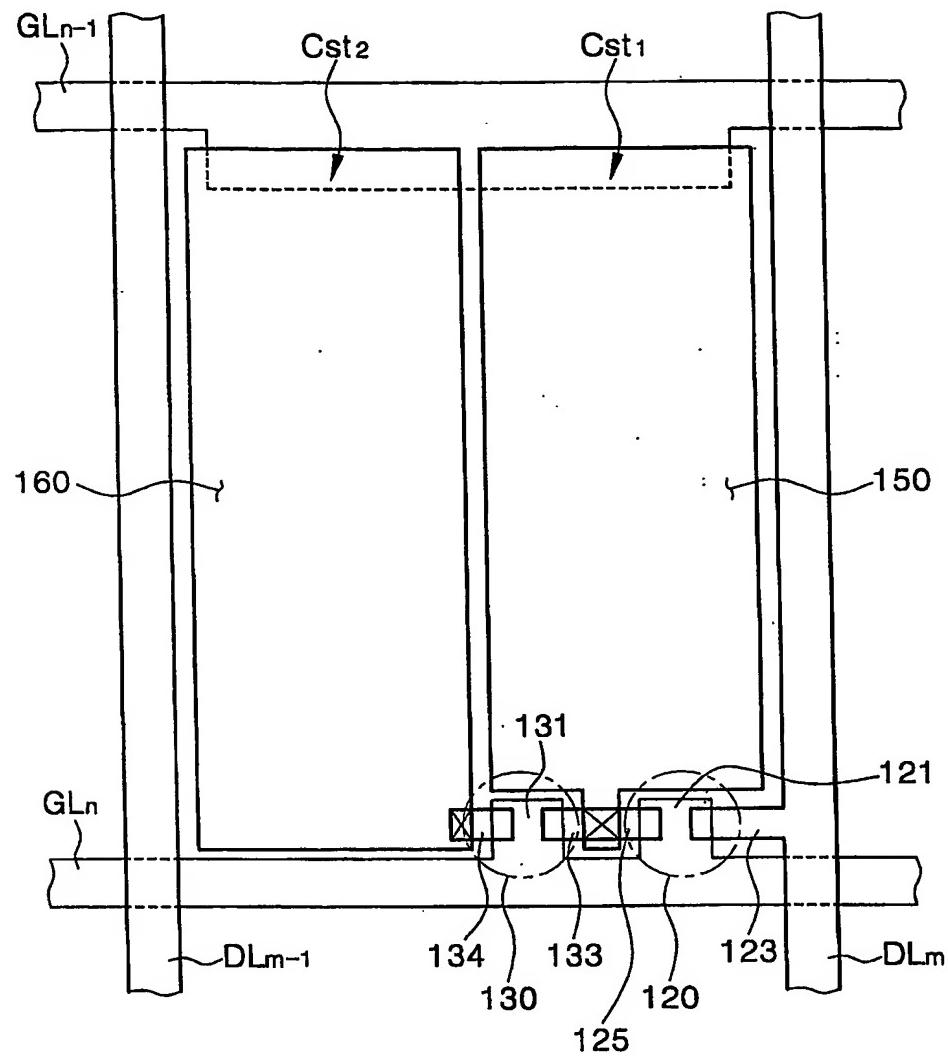
1020020082048

출력 일자: 2003/1/15

【도 2】



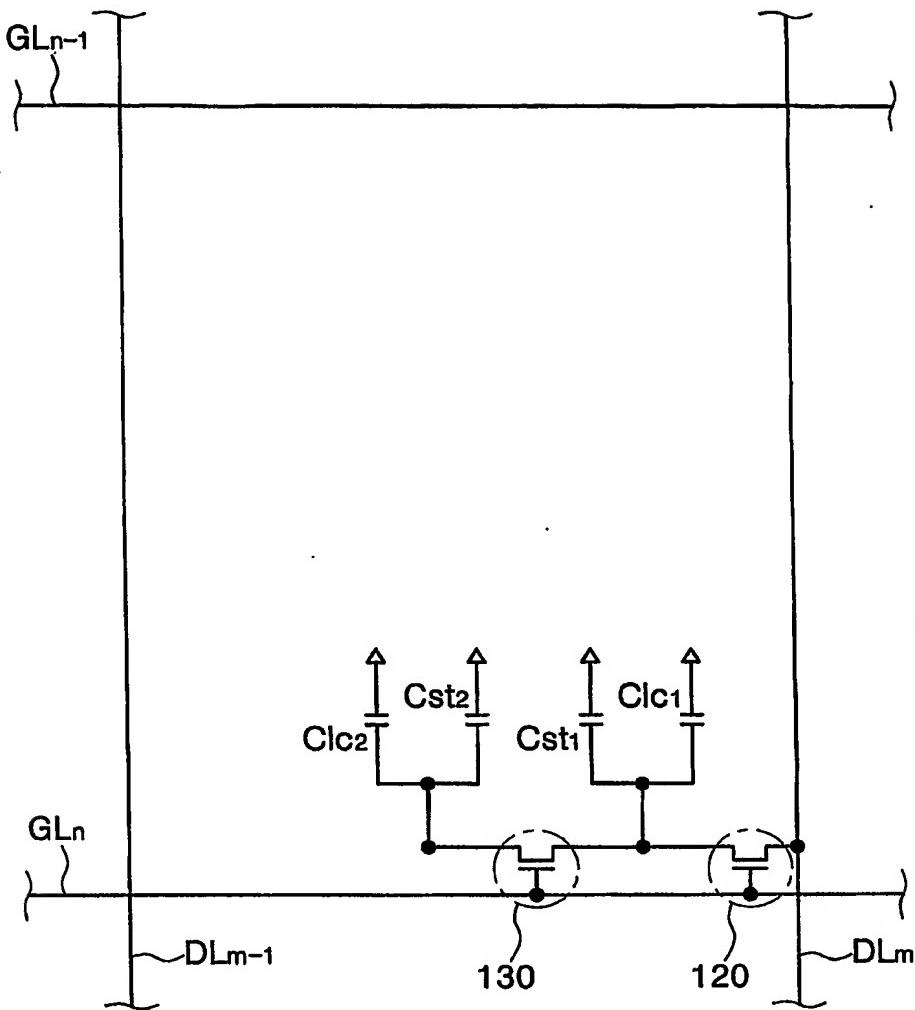
【도 3】



1020020082048

출력 일자: 2003/1/15

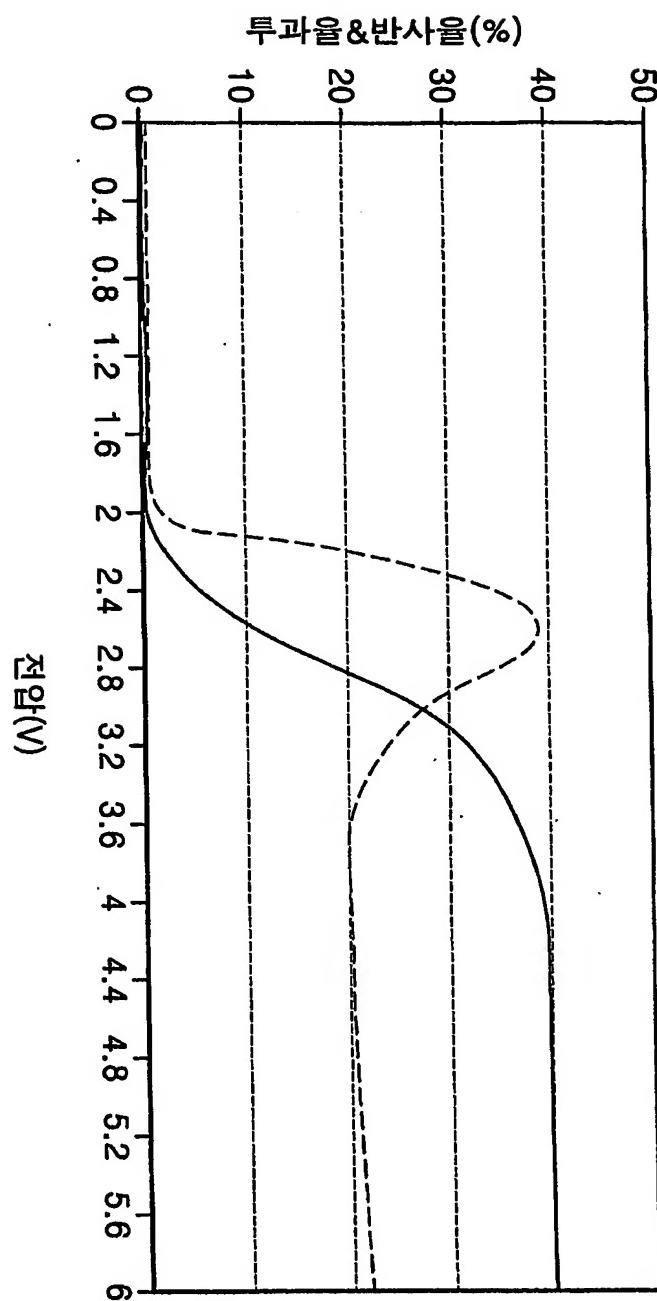
【도 4】



1020020082048

출력 일자: 2003/1/15

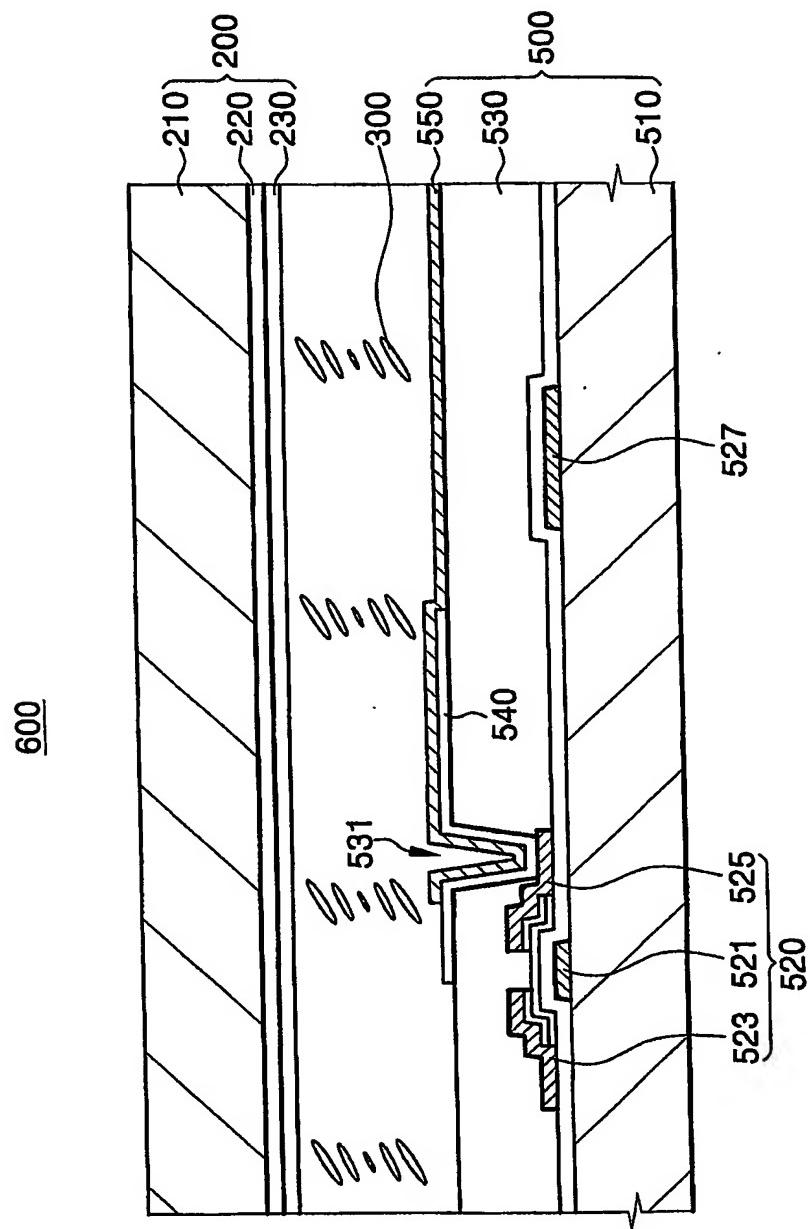
【도 5】



20020082048

출력 일자: 2003/1/15

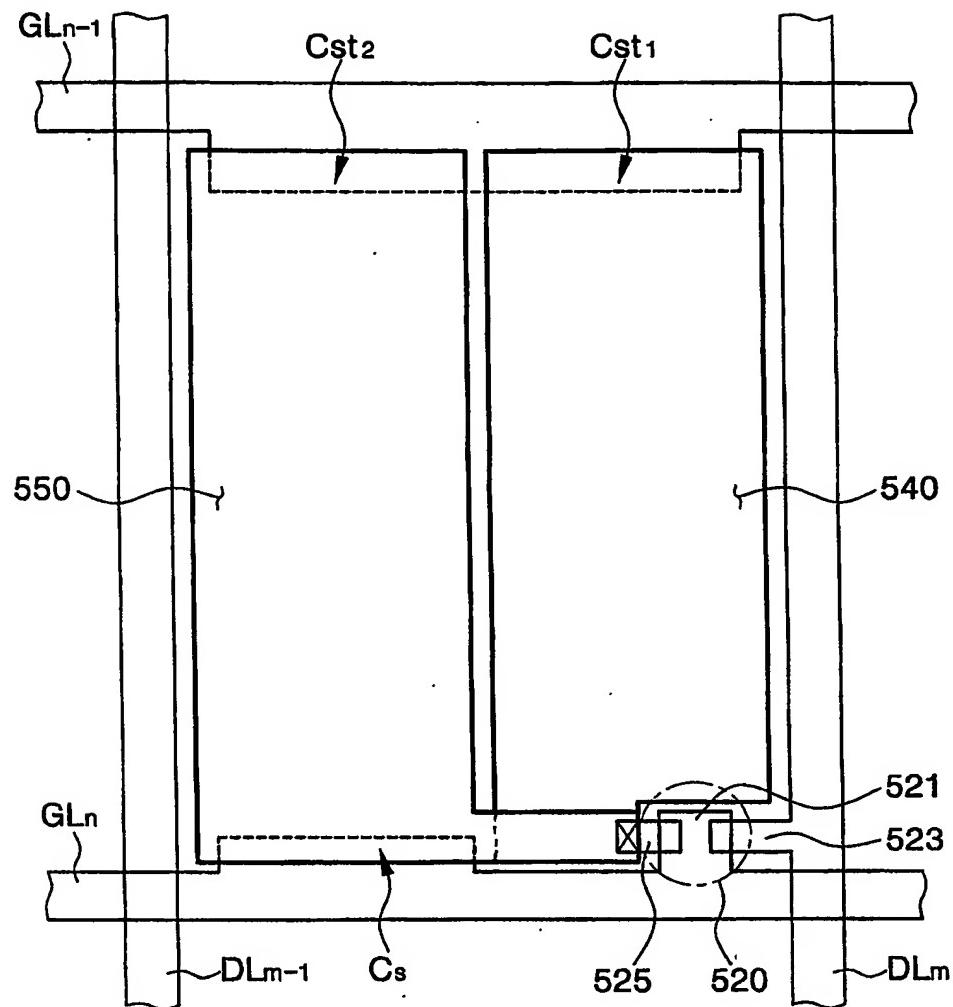
【도 6】



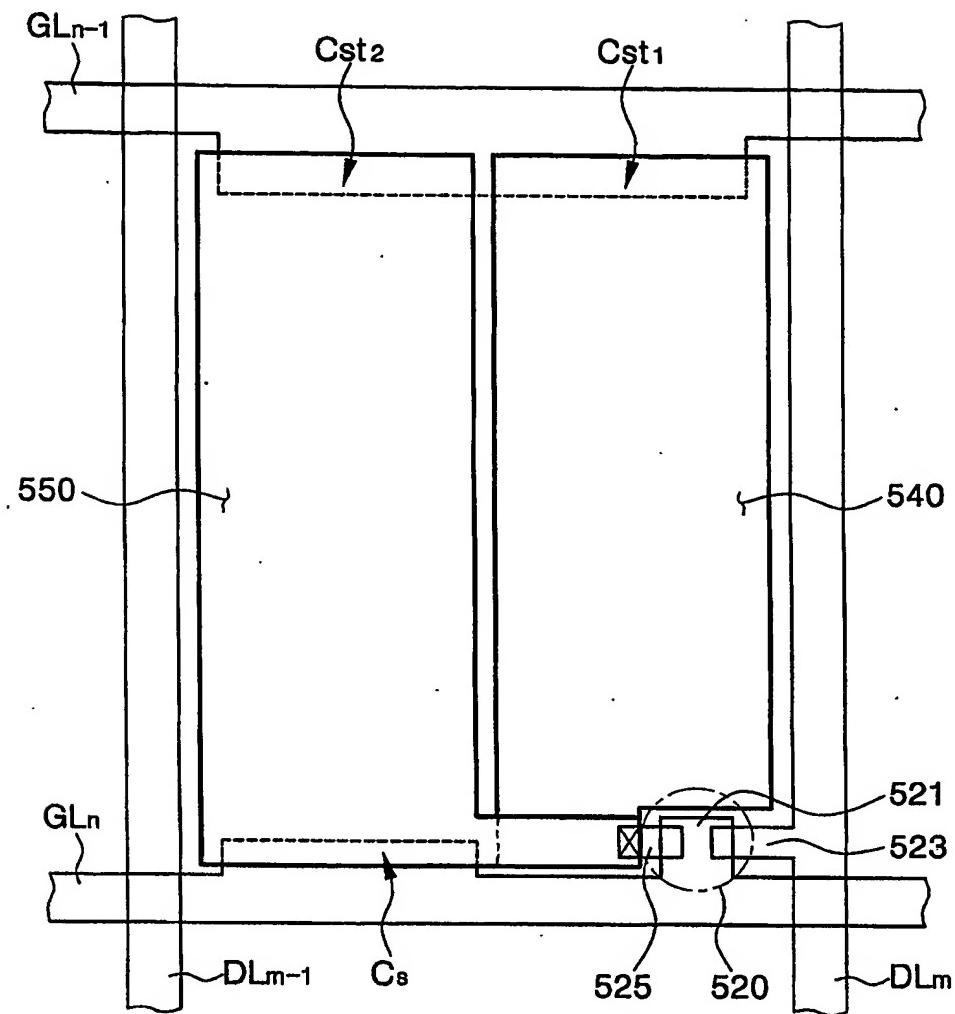
1020020082048

출력 일자: 2003/1/15

【도 7】



【도 7】



200020082048

출력 일자: 2003/1/15

【도 8】

